



Jornadas Sarteco

17 – 19 Junio 2026, Madrid



MARTES 16

10:30 a 11:00	Registro y acreditación (Secretaría técnica)	
11:00 a 14:00	CREATOR Lugar: -1.A.04	Cómo ganar experiencia en RISC-V con el proyecto BZL Lugar: -1.A.07
14:00 a 15:00	Almuerzo	
15:00 a 16:30	FIDESlib 2.0: Computación Privada Acelerada Lugar: -1.A.04	Cómo ganar experiencia en RISC-V con el proyecto BZL Lugar: -1.A.07
16:30 a 17:00	Pausa Café	
17:00 a 18:30	FIDESlib 2.0: Computación Privada Acelerada Lugar: -1.A.04	Cómo ganar experiencia en RISC-V con el proyecto BZL Lugar: -1.A.07
18:30 a 21:00	Presentación de resultados del proyecto Barcelona Zettascale Lab (BZL) Lugar: Salón de grados (planta 0)	

MIÉRCOLES 17

8:30 a 9:00	Registro y acreditación (Secretaría técnica)			
9:00 a 9:30	Inauguración, Lugar: Auditorio			
9:30 a 10:30	Keynote 1: Lugar: Auditorio. Chair: Javier García Blas			
10:30 a 11:00	Pausa Caf�			
11:00 a 12:20	JP1: Arquitecturas del procesador, multiprocesadores y chips multinúcleo Chair: Lugar: Auditorio	JP2: Redes de comunicaciones (1/2) Chair: Lugar: -1.A.04	JP3: Tecnolog�as cl�ster, plataformas distribuidas, BigData y Deep Learning (1/4) Chair: Lugar: -1.A.01	JCER1: Aplicaciones de los sistemas empotrados y reconfigurables Chair: Lugar: -1.A.05
	#34: "Memoria transaccional hardware in-core de bajo coste", �lvoro Rubira-Garc�a, Eduardo Jos� Gomez-Hern�ndez, Rub�n Titos-Gil y Alberto Ros	#3: "An�lisis del impacto de la comunicaci�n intra-nodo en el rendimiento de las redes de interconexi�n de sistemas para HPC e IA", Joaqu�n Tarraga-Moreno, Jesus Escudero-Sahuquillo, Pedro Javier Garc�a y Francisco J. Quiles	#9: "Modelando la gesti�n de datos en el c�mputo continuo mediante grafos de conocimiento", Dante D. S�nchez-Gallegos, Gabriele Morabito, Maria Fazio y Jesus Carretero	#4: "Comparativa entre transformada de Fourier de tiempo corto y sonogramas neurom�rficos en audio para mantenimiento predictivo con redes de convoluci�n", Juan M. Montes-S�nchez, Pl�cido Fern�ndez Cuevas, Carlos Rangel Cascajosa, Juan P. Dom�nguez-Morales, Saturnino Vicente D�az y �ngel Jim�nez Fern�ndez
	#55: "Organizaci�n del Backend y Rendimiento en Procesadores RISC-V Fuera de Orden", Esther Alonso, Pablo Abad, Pablo Prieto y Valent�n Puente	#66: "Metodolog�a para la visualizaci�n en tiempo real de simulaciones de SimGrid", Manuel G�mez-Plana Rodr�guez y F�lix Garc�a Carballeira	#22: "METRIC-AI: Entorno de monitorizaci�n semi-aut�nomo para entornos maleables", Alberto Cascajo, Javier Fernandez, David E. Singh y Jesus Carretero	#15: "Predicci�n solar de bajo coste computacional para plataformas IoT empotradas", Melisa Kuzman, Soledad Escolar, Paula Cervellini, Carlos Hern�ndez, Jos� Luis Mira y Javier Romero
	#58: "Coste computacional de una red de aprendizaje profundo basada en EfficientNet sobre dispositivos basados en GPU para computaci�n en el borde", Nicol�s Vilela P�rez, Dora B. Heras y Francisco Argu�llo	#67: "Infraestructura P2P Agn�stica para Streaming Multimedia Seguro en Entornos Cl�nicos: Soberan�a del Dato mediante Virtualizaci�n IA On-Premise", Miguel �ngel S�nchez Olmedo, Savins Puertas Mart�n, Alejandra de Torres S�nchez, Pedro Mezquita Raya y Juana L�pez Redondo	#23: "Simulaci�n del manejo seguro y confiable de datos en entornos IoT-Edge-HPC", Diana Carrizales-Espinosa, Dante D. S�nchez-Gallegos y Jesus Carretero	#27: "Controlador de robots articulados neurom�rficos en FPGA con interfaz para aceleradores de redes neuronales pulsanτες", A. Linares-Barranco, D. Casanueva-Morato, D. Trejos-Hern�ndez, D. Cascado-Caballero, J.P. Dom�nguez-Morales y A. F. Jim�nez-Fern�ndez
	#101: "Infraestructura para el modelado de pol�ticas de planificaci�n multihilo SMT en el simulador gem5", Manuel A. Pecino, Daniel Escribano, Salvador Pettit y Julio Sahuquillo	#76: "Modelado y simulaci�n de la red de adquisici�n de datos de ATLAS para el HL-LHC", Carlos Medrano Naval�n, Mikel Eukeni Pozo Astigarraga, Gabriel G�mez L�pez, Jesus Escudero-Sahuquillo, Pedro Javier Garc�a y Francisco J. Quiles	#41: "AudioSAFFE: Fusi�n Multi-Modal Eficiente con Audio mediante Encoders Congelados", Maithri R. Kulasekara, Juan F. Ingl�s-Romero, Baldomero Imbern�n y Jos� L. Abell�n	#57: "Pruebas de Exactitud y Precisi�n del brazo rob�tico neurom�rfico ED-Scorbot", Di�genes E. Trejos-Hern�ndez, Elena Cerezuola-Escudero y Alejandro Linares-Barranco
12:20 a 12:30	Descanso / Cambio de sala			
12:30 a 14:00	JP4: Arquitecturas del subsistema de memoria y almacenamiento secundario Chair: Lugar: Auditorio	JP5: Redes de comunicaciones (2/2) Chair: Lugar: -1.A.04	JP6: Tecnolog�as cl�ster, plataformas distribuidas, BigData y Deep Learning (2/4) Chair: Lugar: -1.A.01	JCER2: Arquitecturas heterog�neas empotradas Chair: Lugar: -1.A.05
	#16: "Mecanismo avanzado de gesti�n de metadatos para sistemas de almacenamiento de gran escala", Genaro S�nchez-Gallegos, Javier Garc�a-Blas y Jesus Carretero	#91: "An�lisis mediante TCPN de los efectos del error de tiempo en TSN", Aitzel Galilea Torres Mac�as, Antonio Ram�rez Trevi�o, Jos� Luis Briz y Juan Segarra	#21: "Efficient evaluation of video encoding acceleration techniques: methodology and case study", Xiangyu Wan, Clara Baltasar, Guillermo Viguera y Antonio Jesus Diaz-Honrubia	#69: "FPGA-based Energy-efficient Decision Tree Ensemble Accelerator", Unai Fernandez-Urroz, Libe Mori, Unai Garc�arena, Javier Navaridas y Josa A. Pascual
	#28: "Prolongando el Tiempo de Vida �til de los Aceleradores ORB", Nicol�s Landeros Mu�oz, Alejandro Valero y Rub�n Gran-Tejedor	#97: "Generaci�n adaptativa de rutas de telemetr�a INT-MD en redes congestionadas", Pablo Gomariz Mart�nez, Francisco Manuel Delicado Mart�nez y Gabriel Cebr�n M�rquez	#25: "Modelo para la construcci�n de sistemas continuos de observaci�n de la Tierra", Catherine A. Torres-Charles, Dante D. S�nchez-Gallegos, Jesus Carretero y J. L. Gonz�lez-Compe�n	#73: "SNNorlax: Accelerating the training and inference of Spiking Neural Networks on FPGA", Asier Esteban Sauce, Libe Mori, Jose Antonio Pascual y Javier Navaridas
	#62: "Checkpointing transparente en aplicaciones que utilizan sistemas de ficheros ad-hoc", Dar�o Mu�oz-Mu�oz, Felix Garcia-Carballeira, Alejandro Calderon-Mateos, Diego Camarmas-Alonso y Jesus Carretero	#104: "Performance Evaluation of Dragonfly Connection Rules", Javier Navaridas y Jose A. Pascual	#31: "Clasificaci�n y segmentaci�n de tumores en hueso largo y tomograf�a computarizada", M�ximo Rodr�guez Herrero, Dante S�nchez Gallegos y Jesus Carretero	#90: "Deep Learning 3D Object Detection and Classification at the Edge of IoT", In�s P�rez, Rogelio Hern�ndez y Jorge Portilla
	#95: "Simulaci�n de procesamiento en memoria de GeMV y GeMM con LPDDR5", Jaime Mart�nez-Fern�ndez, Juan G�mez-Luna, Jos� L. Abell�n y Manuel E. Acacio	#111: "Evaluaci�n de arquitecturas de comunicaci�n distribuidas para la codificaci�n de im�genes acelerada por GPU", Haojie Zheng, Carlos Rea�o y Juan F. Ari�o-Sales	#42: "K8S-sims: Framework de Pruebas para Simuladores de Kubernetes", Matias Medina, Vitor da Silva, Rosana Tomas, Fernando Guirado y Josep Llu�s L�rida	#2: "Estudio del impacto de pol�ticas de planificaci�n en un robot de an�lisis cl�nico basado en un planificador din�mico", Pl�cido Fern�ndez-Cuevas, Juan M. Montes-S�nchez, Carlos Rangel-Cascajosa, �ngel Jim�nez-Fern�ndez, Saturnino Vicente-D�az y Ant�n Civit-Balcells
14:00 a 15:00	Almuerzo			
15:00 a 16:30	JP7: Docencia Chair: Lugar: -1.A.05	JP8: Evaluaci�n de prestaciones (1/3) Chair: Lugar: -1.A.01	JP9: Computaci�n cu�ntica (1/2) Chair: Lugar: -1.A.04	
	#35: "NuCachis and NuTracer: Teaching Computer Organization through an Interactive RISC-V Memory Simulation Ecosystem", Aitor Echevarria, Esteban Stafford, Borja Perez y Jose Luis Bosque	#1: "Evaluaci�n comparativa de la eficiencia energ�tica entre CPU y GPU en tareas de machine learning", Emil Hristov, Belen Bermejo y Carlos Juiz	#26: "Optimizaci�n de Circuitos para la Preparaci�n de Estados L�gicos en C�digos Polares Cu�nticos", Handy Kurniawan, Carmen G. Almud�ver y Francisco Garc�a Herrero	
	#47: "Un intercomunicador de audio de baja latencia con compresi�n perceptual basada en paquetes wavelet para la docencia de tecnolog�as multimedia", Savins Puertas-Mart�n, Juan Jos� Moreno y Vicente Gonz�lez-Ruiz	#7: "Estimaci�n en Tiempo Real de la Planitud en Bandas de Acero Laminadas mediante un Modelo Generativo Condicionado", Dar�o G. Lema, F.J. delaCalle, Rub�n Usamentiaga y Joaqu�n Entrialgo	#30: "Scaling Quantum Circuit Simulation: Optimizations for the FTDD Framework", Vicente L�pez, Jos� M. Bad�a y Maribel Castillo	
	#61: "Entorno para el modelado y simulaci�n de sistemas electr�nicos digitales", Jos�-Antonio Verde-Jim�nez, �lvoro Guerrero Espinosa, Diego Camarmas-Alonso, F�lix Garcia-Carballeira y Alejandro Calder�n Mateos	#18: "Evaluando las limitaciones de la multiplicaci�n-acumulaci�n en formato posit y las herramientas generadoras de c�digo", Mario Alonso, Miguel A. Sacrist�n, Guillermo Botella y Alberto A. del Barrio	#75: "Comparaci�n de m�todos cl�sicos y cu�nticos para la clasificaci�n del peso en corderos", Elena Ondicol, Virginia Riego y Lidia S�nchez-Gonz�lez	
	#65: "Implementaci�n en FPGA del Procesador Elemental de WepSIM", �lvoro Guerrero Espinosa, Jos� Antonio Verde Jim�nez, F�lix Garcia-Carballeira y Alejandro Calder�n-Mateos	#29: "Estudio comparativo de arquitecturas Intel y AMD con aplicaciones de grafo", Jaime de Lacy Orellana-Pizarro, Lucia Pons y Julio Sahuquillo	#82: "Clasificador Cu�ntico Variacional para Datos Desbalanceados y No Lineales en Simulaciones Clim�ticas", Laura M. Donaire, Elena R. Rull, Marouan Kholalla, Gloria Ortega, Francisco Orts y Ester M. Garz�n	

16:30 a 17:00	Pausa Café	
17:00 a 18:30	JP10: Evaluación de prestaciones (2/3) Chair: Lugar: -1.A.01	JP11: Computación cuántica (2/2) Chair: Lugar: -1.A.04
	#33: "Scalable Spike Transmission in Brain Network Simulations", Mario Ibáñez, Marvin Kaster, Borja Pérez, Han Lu, Fabian Czappa, Sandra Díaz Pier, Jose Luis Bosque, Felix Wolf y Thorsten Hater	#84: "Simulación de computación cuántica en RISC-V: vectorización y paralelismo multihilo", Rebeca Rasco, Sonia González-Navarro, Eladio Gutiérrez, Fco. Javier Hormigo y Óscar Plata
	#38: "Interferencia en redes Dragonfly: análisis de patrones de tráfico y políticas de mapeo", Alejandro Baviera, María Engracia Gómez y Julio Sahuquillo	#100: "Agregación de Quantum Walks de Szegedy con Quantum Markov Chain Monte Carlo", Aingeru Ramos, Jose A. Pascual, Javier Navaridas y Ivan Coluzza
	#43: "Análisis preliminar del rendimiento computacional de PhysiCell en función de los parámetros biológicos y computacionales", Antonio de Jesus Menchaca-Martinez, Johann Bourcier y María Villarroya-Gaudó	#112: "Scheduling Hybrid Classical/Quantum Workflows with Session Constraints", Jose A. Pascual, Alex Amenabar, Unai Garciaarena y Javier Navaridas
	#68: "Profiling de programas XDP en ARM mediante contadores hardware: diseño e implementación de ARMpect", Diego Valenzuela, Alex Gracia, José Luis Briz y Juan Segarra	
18:45	Excursión (Madrid de los Austrias)	
20:00	Cóctel de Bienvenida (Jardines del Campo del Moro)	



Jornadas Sarteco

17 - 19 Junio 2026, Madrid



JUEVES 18

8:30 a 9:00				
Registro y acreditación (Secretaría técnica)				
	JP12: Evaluación de prestaciones (3/3) Chair: Lugar: Auditorio	JP13: Arquitecturas heterogéneas y modelos de programación (1/4) Chair: Lugar: -1.A.01	JP14: Tecnologías clúster, plataformas distribuidas, BigData y Deep Learning (3/4) Chair: Lugar: -1.A.04	JCER3: Inteligencia artificial en sistemas empujados y reconfigurables Chair: Lugar: -1.A.05
	#79: "U-ATOMS: Estrategia Universal de Asignación de Hilos Basada en Transporte Óptimo para Procesadores Multinúcleo SMT", Marta Navarro, Vicent Pallardó-Julià, Lucia Pons, Salvador Petit, Maria E. Gómez y Julio Sahuquillo	#8: "Series temporales de temperaturas de GPU durante operaciones GEMM", Francisco Yáñez Rodríguez y Carlos Fernández Sánchez	#59: "Enabling intra-node multi-GPU malleability for general-purpose applications", Alex Amenabar, Jose A. Pascual, Javier Navaridas y Unai Garciaarena	#40: "Semantic RAID: Lightweight Fault Tolerance via Semantic Redundancy for Distributed Edge Inference", Radu Spaimoc, Lluís Mas, Jordi Vilaplana, Josep Rius, Didac Florensa y Jordi Mateo
9:00 a 10:30	#89: "Espera activa de bajo consumo en sistemas de tiempo real: caracterización de TPAUSE sobre hardware COTS", Alex Gracia, Hector Blanco-Alcaine, Zoltan Fodor, David Zage, José Luis Briz y Juan Segarra	#13: "Aumento adaptativo paralelo de imágenes sintéticas para la estimación de pose humana en el espectro térmico", Antonio De Toro Castro, Marcos Lupión Lorente, Juan Francisco Sanjuan Estrada, Vicente González Ruiz y Pilar Martínez Ortigosa	#60: "Poda estructurada en BERT: Un estudio de rendimiento y consumo en el Borde", Nicolás Hernández, Pedro Toledo, Vicente Blanco y Francisco Almeida	#52: "Generación eficiente y confiable de SVA basada en LLM locales mediante el uso de TGTS", Javier Romero, M. Soledad Escolar, Jesús Barba, Fernando Rincón, Julián Caba y Melisa G. Kuzman
	#99: "Forge2: Plataforma de Experimentación para una Refrigeración Líquida Directa con Cambio de Fase", Pedro Chaves, Enrique Torres, Alejandro Valero y Victor Viñals	#14: "Planificación de tareas moldeables en GPUs dinámicamente reconfigurables mediante Aprendizaje por Refuerzo Profundo", Jorge Villarrubia, Luis Costero, Francisco D. Igual y Katzalin Olcoz	#71: "Generación sintética multilingüe para HTR: diseño de plataforma, escalabilidad y evaluación de prestaciones", Joaquim Oliva, Daniel Grao, Francesc Xavier Carrera, Francesc Giné y Vitor Luiz da Silva	#78: "FRAGATA: Recuperación semántica de tickets de soporte HPC mediante RAG híbrido sobre 20 años de histórico de Request Tracker", Santiago Paramés Estévez, Nicolás Filloy Montesino, Jorge Fernández Fabeiro y José Carlos Mourinho Gallego
	#103: "Framework Paralelo para Carga y Aumento de Datos durante el Entrenamiento de Modelos de Deep Learning", Antonio De Toro Castro, Marcos Lupión Lorente, Vicente González Ruiz, Juan Francisco Sanjuan Estrada y Pilar Martínez Ortigosa	#24: "Generación de Código RISC-V Optimizado con MLIR y xDSL", Jie Lei, Adrián Castelló y Héctor Martínez	#74: "Securizando el sistema de ficheros Expand utilizando blockchain", Diego Camarros-Alonso, Félix García-Carballeira, Alejandro Calderón-Mateos y Jesús Carretero	#88: "Multimodal LiDAR _z RGB Fusion for Object Classification on IoT Edge Devices", Blanca Poves-Arjona, Rogelio Hernandez y Gabriel Mujica
10:30 a 11:00 Pausa Café				
11:00 a 11:30 SARTECO - PRO Lugar: Auditorio				
11:30 a 12:30				
Keynote 2: Lugar: Auditorio. Chair: Jesús Carretero				
	JP15: Aplicaciones de la computación de altas prestaciones (1/3) Chair: Lugar: Auditorio	JP16: Arquitecturas heterogéneas y modelos de programación (2/4) Chair: Javier Fernández Muñoz Lugar: -1.A.01	JP17: Tecnologías clúster, plataformas distribuidas, BigData y Deep Learning (4/4) Chair: Lugar: -1.A.04	JCER4: Sistemas ciberfísicos e IoT Chair: Lugar: -1.A.05
	#10: "Combinando Escalado en Frecuencia, Procesamiento Multihilo y Vectorización para una Filogenética más Sostenible", Sergio Santander-Jiménez y Miguel A. Vega-Rodríguez	#32: "Evaluación del compromiso área-memoria en FPGAs con tecnología HBM en stencils utilizando OpenCL", Daniel López-Martínez, Manuel de Castro, Diego R. Llanos y Arturo González-Escribano	#81: "Diseño, despliegue y gestión de un sistema de alto rendimiento para computación científica", Cosmin Petre, Javier García-Bias, David Expósito-Singh y Jesús Carretero	#11: "Análisis Experimental de la Sincronización de LoRaWAN Clase B: Hacia Redes IoT Integradas con NTN", María Ángeles Amador, Celia Garrido-Hidalgo, Luis Roda-Sanchez y Teresa Olivares
12:30 a 14:00	#19: "Hacia la identificación textil robusta mediante detección de inconsistencias del diccionario en separación espectral", Adrián Sarrías, Miguel Martínez-Rach, Otoniel López-Granado y Héctor Migallón	#36: "Planificador de Tareas Basado en Green Contexts", Juan José Martín Osuna, José Flich Cardo y Carles Hernández Luz	#83: "Evaluación de Mecanismos Semiasíncronos Deterministas y Adaptativos en Aprendizaje Federado", Víctor Hidalgo-Quintero, Carmen Carrión y Blanca Caminero	#107: "Calibración Resiliente de Sensores Ambientales de Bajo Coste", Abdellatif Bendjeddou y Ahmed Boubrima
	#20: "Arquitectura software para el análisis hiperespectral en tiempo real en sistemas industriales de clasificación de materiales", Adrián Sarrías, Miguel Martínez-Rach, Otoniel López-Granado y Héctor Migallón	#51: "Toolchain Automatizado para la Integración de Kernels CUTLASS en Motores TensorRT", Alejandro Ripoll Acosta, José Flich Cardo y Carles Hernández Luz	#86: "Framework de Edge AI para la Monitorización de Crisis Epilépticas Mediante Dispositivos Wearables en Microcontroladores", J. Navarro-Lázaro, M. Lupión, V. González-Ruiz, J.F. Sanjuan y P. M. Ortigosa	#53: "Arquitectura basada en aprendizaje federado y comunicación LoRaWAN con componentes DTS-IoT para optimización del tráfico", Víctor Hidalgo, Alejandro Romero, Teresa Olivares, Carmen Carrión y M. Blanca Caminero
	#21: "Efficient evaluation of video encoding acceleration techniques: methodology and case study", Xiangyu Wan, Clara Baltasar, Guillermo Viguera y Antonio Jesús Díaz-Honrubia	#63: "Optimización de SpMM iterativo en RISC-V mediante ELLPack y reordenamiento de datos", Andrea Herrerías, Luis F. Romero, Gerardo Bandera y Oscar Plata	#102: "Asignación de carga orientada a la eficiencia energética en entrenamiento distribuido heterogéneo", Daniel Suárez, Vicente Blanco, Pedro Toledo y Francisco Almeida	
14:00 a 15:00 Almuerzo				
15:30 a 16:30 Concurso T3M/TFM3M Lugar: Auditorio				
16:00 a 16:30 Pausa Café				
16:30 a 18:00 Premios T3M/TFM3M Asamblea ordinaria SARTECO Lugar: Auditorio				
21:30 Cena de Gala (Restaurante Posada de la Villa)				

VIERNES 19

Registro y acreditación (Secretaría técnica)				
	<p>JP18: Lenguajes, compiladores y herramientas de programación y ejecución paralela (1/2) Chair: Lugar: Auditorio</p> <p>#6: "Análisis Comparativo del Rendimiento de Algoritmos Paralelos de Ordenamiento usando Intel TBB", Mario Rossainz-López, Bárbara Sánchez-Rinza, Gabriela Martínez Rosas y Manuel I. Capel-Tuñón</p> <p>#17: "¿Highway para álgebra lineal dispersa? Estudio de Rendimiento y Portabilidad", Patricia Siwinka, Adrián Castelló, Héctor Martínez, Andrés E. Tomás y Enrique S. Quintana-Ortí</p> <p>#64: "Evaluación de la Vectorización Automática del Compilador frente a SIMD Manual para el Cálculo de Slope Entropy", Juan Seguí Moreno y Antonio Molina Picó</p> <p>#85: "Breaking Barriers in Neural Networks and Transformers Compilation", Shreya Alladi, Alberto Ros y Alexandra Jimborean</p>	<p>JP19: Arquitecturas heterogéneas y modelos de programación (3/4) Chair: Lugar: -1.A.01</p> <p>#70: "ChipletGPU-Sim: Desarrollando un Simulador para Arquitecturas GPU Multi-Chiplet", Germán Vicente, Antonio García-Guirado, Alberto Ros, José L. Abellán y Manuel E. Acacio</p> <p>#77: "Estrategias para implementar Propagación de Momentos en Redes Neuronales Bayesianas", Samuel Pérez Pedrajas, Javier Resano y Darío Suárez Gracia</p> <p>#105: "Análisis de Paralelismo y Robustez de Arquitecturas de Deep Learning para HSI en Hardware Analógico", María B. García-Flores, Carlos Cañada-Rostro, Mercedes E. Paoletti y Juan M. Haut</p> <p>#106: "Memoria Reconfigurable para Resultados Parciales en Aceleradores de DNN Eficientes", Adrián Navarro, José Cano, José L. Abellán y Manuel E. Acacio</p>	<p>JP20: Aplicaciones de la computación de altas prestaciones (2/3) Chair: Lugar: -1.A.04</p> <p>#98: "Paralelizando el método TSLLS para la modelización de paneles fotovoltaicos", X. Moreno-Vassart, Vicente Galiano, F. Javier Toledo y Victoria Herranz</p> <p>#46: "Extensión del simulador WorkflowSim para el procesamiento de flujos de trabajo con datos continuos", Anna Marín, Rosana Tomás, Concepció Roig y Fernando Guirado</p> <p>#48: "Plataforma de Validación de Precisión Adaptativa para Simulaciones Lattice Boltzmann con Política Automática de Asignación de Precisión", Marcos Ramos y José Flich</p> <p>#50: "Aceleración de la Transcodificación Espacial en VVC para Aplicaciones LCEVC en Ultra HD", Pedro Jesús Martínez Herrero, Gabriel Cebrián Márquez, Antonio Jesús Díaz-Honrubia y Pedro Cuenca</p>	<p>JCER5: Arquitecturas, lenguajes y sistemas tolerantes a fallos (1/2) Chair: Lugar: -1.A.05</p> <p>#44: "Implementación en FPGA de una Neurona de Impulsos en Tiempo Real con Salida de Pulsos Pseudoaleatorios", Dionicio Y. Kono García, María de L. Rivas Becerra, María R. Rivas Becerra, Juan J. Raygoza Panduro, Edwin C. Becerra Alvarez y Susana Ortega Cisneros</p> <p>#96: "Medición de rendimiento energético en entornos HPC mediante el uso de xCAT", Miguel Baños González, Jorge Valle Neila, Javier Corral García, Juan Antonio Rico Gallego y Félix García</p> <p>#45: "Diseño de un Emulador para RISC-V Implementado en Metalenguaje", Elias Coronado Salazar, Juan P. De la Cerda Gonzalez, Edwin C. Becerra Alvarez, Juan J. Raygoza Panduro, Dionicio Y. Kono García y Jorge Rivera Dominguez</p> <p>#92: "Hacia la eficiencia en la agricultura de precisión: diseño de una plataforma de sensores IoT y computación en el borde", Santiago Díaz Romero, Simón Pérez Martín, Antonio Ríos Navarro, Angel Jiménez Fernández y Alejandro Linares Barranco</p>
10:30 a 11:00	Pausa Café			
11:00 a 12:00	<p>Keynote 3: Auditorio Chair: David E. Singh</p>			
	<p>JP21: Lenguajes, compiladores y herramientas de programación y ejecución paralela (2/2) Chair: Lugar: Auditorio</p> <p>#39: "Detección de crisis epilépticas en un SoC RISC-V de ultra bajo consumo", David Díaz Reyes, Francisco Javier Hormigo Aguilar y María Angeles González Navarro</p> <p>#87: "Compile-Time Reordering for Instruction Fusion", Ravikiran Ravindranath Reddy, Sawan Singh, Arthur perias, Alberto Ros y Alexandra Jimborean</p> <p>#94: "Explotación de la Concurrencia para Mejorar el Rendimiento de ORB-SLAM3", Marcos Ilarraz Sarto, Jorge Ferrer Beired, Rubén Gran Tejero, Alejandro Valero y Darío Suárez Gracia</p> <p>#109: "Porting the Striped Smith-Waterman Library to RISC-V via LLM-Driven Translation", Alejandro Fernández Camello, Manuel Prieto Matías y Carlos García Sánchez</p>	<p>JP22: Arquitecturas heterogéneas y modelos de programación (4/4) Chair: Lugar: -1.A.01</p> <p>#108: "Transformers Eficientes para Imágenes Hiperespectrales: Optimización de Memoria mediante SpectralStem y Kernels Triton", Benjamín Sánchez-Calza, Mercedes E. Paoletti y Juan M. Haut</p> <p>#110: "Optimizing AI Inference on Android Devices: A Comparative Study of GPU and NPU Acceleration", Iulius Gherasim y Carlos García Sánchez</p> <p>#113: "Creando contigüidad para la escalabilidad extrema en aplicaciones de tipo stencil", David Díez-Poza, Sergio Alonso Pascual, Yuri Torres y Arturo Gonzalez-Escribano</p> <p>#115: "Atención de Alto Rendimiento en Arquitectura Hopper para Clasificación Hiperespectral", Carlos Cañada-Rostro, María B. García-Flores, Mercedes E. Paoletti y Juan M. Haut</p>	<p>JP23: Aplicaciones de la computación de altas prestaciones (3/3) Chair: Alberto Cascajo Lugar: -1.A.04</p> <p>#72: "Análisis y optimización microarquitectónica del algoritmo de Ruido Perlin 2D en AMD Zen 3", Luis Miguel Trinidad Salvador y María José Morón Fernández</p> <p>#114: "Energy Early Stopping: Un mecanismo para la optimización del consumo energético en el entrenamiento de redes neuronales profundas", Benjamín Sánchez-Calza, Mercedes E. Paoletti y Juan M. Haut</p> <p>#93: "Aceleración multi-GPU del cifrado homomórfico para aprendizaje automático", Carlos Agulló-Domingo, Óscar Vera-López, Seyda Guzelhan, Lohit Daksha, Aymane El Jerari, Kaustubh Shivdikar, Rashmi Agrawal, David Kaeli, Ajay Joshi y José L. Abellán</p> <p>#80: "Aprovechamiento de la gestión dinámica de recursos para la eficiencia energética: un caso de estudio", Paula Sánchez-Checa, Jesus Carretero y David E. Singh</p>	<p>JCER6: Arquitecturas, lenguajes y sistemas tolerantes a fallos (2/2) Chair: Lugar: -1.A.05</p> <p>#56: "Accelerating Zero-Knowledge Proof Kernels on CGRA Architectures", Cristian Campos Ferrer, Angeles G. Navarro y Sonia González-Navarro</p> <p>#49: "Evaluación de la fiabilidad y protección frente a errores en Vision Transformers", Lester Frias-Dominguez, José M. Badía, Germán León, Adrián Amor-Martín y José A. Belloch</p> <p>#37: "Agentes LLM periféricos para la gestión autónoma del mantenimiento en infraestructura IoT crítica", Ángela Gijón, Félix Jesús Villanueva, Fernando Rincón, Cristina Bolaños, Xavier del Toro y Juan Carlos López</p>
12:00 a 13:30				
13:30 a 14:00	Acto clausura			
14:00 a 14:30	Almuerzo			

